

PAT-NO: JP02000194013A  
DOCUMENT-IDENTIFIER: JP 2000194013 A  
TITLE: SUBSTRATE FOR LIQUID CRYSTAL DISPLAY  
DEVICE AND ITS PRODUCTION  
PUBN-DATE: July 14, 2000

INVENTOR-INFORMATION:

|                   |         |
|-------------------|---------|
| NAME              | COUNTRY |
| HOSHINO, ATSUYUKI | N/A     |
| HASEGAWA, TADASHI | N/A     |

ASSIGNEE-INFORMATION:

|             |         |
|-------------|---------|
| NAME        | COUNTRY |
| FUJITSU LTD | N/A     |

APPL-NO: JP10372788

APPL-DATE: December 28, 1998

INT-CL (IPC): G02F001/136, G02F001/1335

ABSTRACT:

PROBLEM TO BE SOLVED: To make it possible to prevent the damage of external terminals when cutting off the portions near the edges of a substrate facing a substrate formed with the external terminals by having protective films consisting of insulating material covering part on the front surfaces of the external terminals.

SOLUTION: The TFT substrate 35 and the counter substrate 36 are arranged in parallel apart a spacing existing between each. Data terminals 20 are formed on insulating films 48 in a terminal region 3. These data terminals 20 are deposited simultaneously with pixel electrodes 12 and are patterned. The data

terminals 20 are connected to data bus lines 7 through contact holes 24 penetrating the insulating films 48. The protective films 26 cover part of the front surfaces of the data terminals 20 and the regions of part on the outer peripheral side of the glass substrate 1 among the front surfaces are exposed. The edges of the counter substrate 36 after peripheral portions 36a are cut off when viewed from the normal direction of the substrate pass the inside of the protective films 26. The occurrence of flaws, etc., at the data terminals 20 on the TFT substrate 35 side may, therefore, be suppressed at the time of scribing the counter substrate 36.

COPYRIGHT: (C)2000,JPO

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-194013

(P2000-194013A)

(43) 公開日 平成12年7月14日 (2000.7.14)

| (51) Int.Cl. <sup>7</sup> | 識別記号  | F I           | テマコード <sup>*</sup> (参考) |
|---------------------------|-------|---------------|-------------------------|
| G 0 2 F 1/136             | 5 0 0 | G 0 2 F 1/136 | 2 H 0 9 1               |
| 1/1335                    | 5 0 5 | 1/1335        | 2 H 0 9 2               |

審査請求 未請求 請求項の数 9 O L (全 12 頁)

(21) 出願番号 特願平10-372788

(22) 出願日 平成10年12月28日 (1998. 12. 28)

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 星野 淳之

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72) 発明者 長谷川 正

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(74) 代理人 100091340

弁理士 高橋 敬四郎

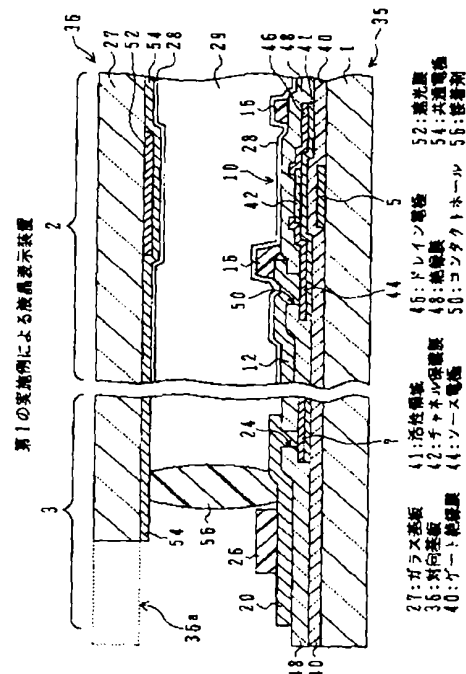
最終頁に続く

(54) 【発明の名称】 液晶表示装置用基板及びその製造方法

(57) 【要約】

【課題】 外部端子が形成された基板に対向する基板の縁の近傍部分を切り落とす時に、外部端子が損傷を受けにくい液晶表示装置用基板を提供する。

【解決手段】 基板の主表面内に画像表示領域が画定され、その外側の一部に端子領域が画定されている。基板の主表面内の画像表示領域上に複数本のバスラインが配置されている。バスラインを覆うように、基板の主表面上に絶縁膜が配置されている。バスラインの各々に対応して基板の端子領域上に外部端子が設けられている。外部端子は、絶縁膜を貫通してバスラインの上面まで達するコンタクトホールを経由して、対応するバスラインに電気的に接続されている。外部端子の上面のうち少なくとも基板の外周側の端部近傍の領域を被覆しないように、外部端子の上面の一部を、絶縁材料からなる保護膜が被覆する。



## 【特許請求の範囲】

【請求項1】 主表面内に画像表示領域が画定され、その外側の一部に端子領域が画定された第1の基板と、前記第1の基板の主表面内の前記画像表示領域上に配置された複数本の第1のバスラインと、前記第1のバスラインを覆うように、前記第1の基板の主表面上に配置された第1の絶縁膜と、前記第1のバスラインの各々に対応して前記第1の基板の端子領域上に設けられ、前記第1の絶縁膜を貫通して前記第1のバスラインの上面まで達する第1のコンタクトホールを経由し、対応する前記第1のバスラインに電気的に接続された外部端子と、前記外部端子の上面のうち少なくとも前記第1の基板の外周側の端部近傍の領域を被覆しないように、前記外部端子の上面の一部を被覆する絶縁材料からなる保護膜とを有する液晶表示装置用基板。

【請求項2】 さらに、前記画像表示領域上に、前記第1のバスラインと交差するように形成された複数の第2のバスラインと、前記画像表示領域上に、前記第1のバスラインと第2のバスラインとの交差箇所の各々に対応して配置された画素電極と、前記画素電極の各々を、対応する第1及び第2のバスラインのうち一方のバスラインに接続し、他方のバスラインに印加される信号によって導通状態を制御されるスイッチング素子とを有する請求項1に記載の液晶表示装置用基板。

【請求項3】 前記スイッチング素子が、前記第1の絶縁膜で覆われており、前記画素電極が、前記第1の絶縁膜上に配置され、該第1の絶縁膜に形成された第2のコンタクトホールを経由して前記スイッチング素子に接続されており、前記外部端子と前記画素電極とが同一材料で形成されている請求項2に記載の液晶表示装置用基板。

【請求項4】 さらに、前記画素電極の上に配置され、前記保護膜と同一材料で形成された土手状の突起パターンを有する請求項2または3に記載の液晶表示装置用基板。

【請求項5】 前記スイッチング素子が、前記第1の絶縁膜で覆われており、

さらに、前記画素電極の各々と、対応する前記スイッチング素子とを、前記第1の絶縁膜に設けられた第2のコンタクトホールを経由して電気的に接続する画素接続配線と、前記画素接続配線の上面を覆う被覆膜とを有し、前記外部端子が、前記端子領域上に配置された外部接続部と、該外部接続部を前記第1のバスラインに電気的に接続する内部接続部とを含み、前記保護膜が前記内部接続部の上面を被覆している請求項2に記載の液晶表示装置用基板。

【請求項6】 前記画素接続配線と前記内部接続部とが同一材料で形成され、

前記画素電極と前記外部接続部とが同一材料で形成され、前記保護膜と前記被覆膜とが同一材料で形成されている請求項5に記載の液晶表示装置用基板。

【請求項7】 さらに、前記画素電極の上に配置され、前記画素接続配線と同一材料で形成された下層と、前記被覆膜と同一材料で形成された上層との積層構造とされた土手状の突起パターンを有する請求項5または6に記載の液晶表示装置用基板。

【請求項8】 さらに、前記第1の基板の主表面に対向し、該主表面からある間隔を隔てて配置され、前記第1の基板に対向する面上に共通電極が形成された第2の基板であって、該第2の基板をその法線方向から見たとき、該第2の基板の縁の一部が前記保護膜内を通過するように配置されている第2の基板と、

前記第2の基板を、その周辺部において前記第1の基板に固着させ、該第1の基板と第2の基板との間の間隙をその外周において封止する封止部材と、

前記第1の基板と第2の基板との間の間隙内に充填された液晶材料とを有する請求項1〜7のいずれかに記載の液晶表示装置用基板。

【請求項9】 第1の基板を準備する工程であって、該第1の基板の主表面内に画像表示領域が画定され、その外側の一部に端子領域が画定されており、該画像表示領域上に配置された複数本の第1のバスラインと、該第1のバスラインを覆うように、前記第1の基板の主表面上に配置された第1の絶縁膜と、前記第1のバスラインの各々に対応して前記第1の基板の端子領域上に設けられ、前記第1の絶縁膜を貫通して前記第1のバスラインの上面まで達する第1のコンタクトホールを経由し、対応する前記第1のバスラインに電気的に接続された外部端子と、前記外部端子の上面のうち少なくとも前記第1の基板の外周側の端部近傍の領域を被覆しないように、前記外部端子の上面の一部を被覆する絶縁材料からなる保護膜と、前記画像表示領域上に、前記第1のバスラインと交差するように形成された複数の第2のバスラインと、前記画像表示領域上に、前記第1のバスラインと第2のバスラインとの交差箇所の各々に対応して配置された画素電極と、前記画素電極の各々を、対応する第1及び第2のバスラインのうち一方のバスラインに接続し、他方のバスラインに印加される信号によって導通状態を制御されるスイッチング素子とが形成された前記第1の基板を準備する工程と、

表面上に共通電極が形成された第2の基板を準備する工程と、

前記第1の基板の主表面に前記第2の基板の共通電極が形成された面がある間隔を隔てて対向するように、前記

第1の基板と第2の基板とを配置し、前記保護膜の上面のうち、少なくとも前記第1の基板の外周側の一部の領域を封止部材が被覆しないように、前記第1の基板と第2の基板とを該封止部材で固着させる工程と、前記第2の基板の縁近傍の部分を切り落とす工程であって、切り落とされた後の第2の基板の新たな縁が、前記第1の基板の法線方向から見たとき、前記保護膜の内部を通過するように切り落とす工程とを有する液晶表示装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液晶表示装置用基板及びその製造方法であって、基板の縁近傍に外部回路との接続用端子が設けられた液晶表示装置用基板及びその製造方法に関する。

【0002】

【従来の技術】図8は、従来のアクティブマトリクス型液晶表示装置の、外部との接続用端子部分の断面図を示す。ガラス基板100の表面上に、ゲート絶縁膜101が形成されている。ゲート絶縁膜101は、各画素の薄膜トランジスタ(TFT)のゲート絶縁膜として機能する。ゲート絶縁膜101の上に、ドレインバスライン102が形成されている。ドレインバスライン102は、TFTのドレイン電極に接続されている。

【0003】ドレインバスライン102を覆うように、ゲート絶縁膜101の上に絶縁膜103が形成されている。絶縁膜103の、外周近傍の領域上に、外部端子104が形成されている。外部端子104は、絶縁膜103に設けられたコンタクトホール105を経由してドレインバスライン102に接続されている。

【0004】ガラス基板100に、ある間隔を隔てて対向するように、対向基板110が配置されている。対向基板110は、その縁の近傍において、接着剤115によりガラス基板100に固着されている。外部端子104の上面のうち基板の外周側の領域は接着剤115による接着箇所よりも外側に配置され、露出する。ガラス基板100と対向基板110との間に、液晶材料118が充填されている。

【0005】対向基板110をガラス基板100に対向させて固着させる際には、基板法線方向から見たとき、対向基板110の縁が、ガラス基板100の対応する縁にほぼ重なるように配置する。対向基板110がガラス基板100に固着した後に、対向基板110の縁の近傍の部分110aを切り落とす。対向基板110の縁近傍部分110aを切り落とすことにより、外部端子104を外側の駆動回路に接続することが可能になる。

【0006】

【発明が解決しようとする課題】対向基板110の縁の近傍の部分110aを切り落とす時に、外部端子104が損傷を受け、断線する場合がある。また、対向基板1

10の対向面上には、共通電極が形成されている。切り落とし時に発生する導電性のゴミにより、外部端子104と共通電極とが短絡する場合も起こり得る。

【0007】本発明の目的は、外部端子が形成された基板に対向する基板の縁の近傍部分を切り落とす時に、外部端子が損傷を受けにくい液晶表示装置用基板及びその製造方法を提供することである。

【0008】

【課題を解決するための手段】本発明の一観点による

10 と、主表面内に画像表示領域が画定され、その外側の一部に端子領域が画定された第1の基板と、前記第1の基板の主表面内の前記画像表示領域上に配置された複数本の第1のバスラインと、前記第1のバスラインを覆うように、前記第1の基板の主表面上に配置された第1の絶縁膜と、前記第1のバスラインの各々に対応して前記第1の基板の端子領域上に設けられ、前記第1の絶縁膜を貫通して前記第1のバスラインの上面まで達する第1のコンタクトホールを経由し、対応する前記第1のバスラインに電気的に接続された外部端子と、前記外部端子の上面のうち少なくとも前記第1の基板の外周側の端部近傍の領域を被覆しないように、前記外部端子の上面の一部を被覆する絶縁材料からなる保護膜とを有する液晶表示装置用基板が提供される。

【0009】外部端子の一部が保護膜で覆われているため、次工程以降の処理及び加工において、外部端子の受ける損傷を抑制することができる。また、外部端子の外周側の領域は保護膜で覆われていないため、この部分において、外部端子と外部の回路とを接続することができる。

30 【0010】本発明の他の観点によると、第1の基板を準備する工程であって、該第1の基板の主表面内に画像表示領域が画定され、その外側の一部に端子領域が画定されており、該画像表示領域上に配置された複数本の第1のバスラインと、該第1のバスラインを覆うように、前記第1の基板の主表面上に配置された第1の絶縁膜と、前記第1のバスラインの各々に対応して前記第1の基板の端子領域上に設けられ、前記第1の絶縁膜を貫通して前記第1のバスラインの上面まで達する第1のコンタクトホールを経由し、対応する前記第1のバスラインに電気的に接続された外部端子と、前記外部端子の上面のうち少なくとも前記第1の基板の外周側の端部近傍の領域を被覆しないように、前記外部端子の上面の一部を被覆する絶縁材料からなる保護膜と、前記画像表示領域上に、前記第1のバスラインと交差するように形成された複数の第2のバスラインと、前記画像表示領域上に、前記第1のバスラインと第2のバスラインとの交差箇所の各々に対応して配置された画素電極と、前記画素電極の各々を、対応する第1及び第2のバスラインのうち一方のバスラインに接続し、他方のバスラインに印加される信号によって導通状態を制御されるスイッチング素子

とが形成された前記第1の基板を準備する工程と、表面上に共通電極が形成された第2の基板を準備する工程と、前記第1の基板の主表面に前記第2の基板の共通電極が形成された面がある間隔を隔てて対向するように、前記第1の基板と第2の基板とを配置し、前記保護膜の上面のうち、少なくとも前記第1の基板の外周側の一部の領域を封止部材が被覆しないように、前記第1の基板と第2の基板とを該封止部材で固着させる工程と、前記第2の基板の縁近傍の部分を切り落とす工程とを有する液晶表示装置の製造方法が提供される。

【0011】外部端子の一部が保護膜で覆われているため、第2の基板の縁近傍の部分を切り落とす際に、外部端子が損傷を受けにくくなる。これにより、外部端子の導通不良の発生を抑制することができる。

【0012】

【発明の実施の形態】図1は、第1の実施例によるホメオトロピック型液晶表示装置の平面図を示す。ガラス基板1の面内に、画像表示領域2が画定され、その外側の一部に端子領域3が画定されている。複数のゲートバスライン5が図の行方向（横方向）に延在する。相互に隣り合う2本のゲートバスライン5の間に、行方向に延在する容量バスライン6が配置されている。ゲートバスライン5と容量バスライン6をゲート絶縁膜が覆う。このゲート絶縁膜の上に、図の列方向（縦方向）に延在する複数のデータバスライン7が配置されている。

【0013】ゲートバスライン5とデータバスライン7との交差箇所に対応して、薄膜トランジスタ（TFT）10が設けられている。TFT10のドレイン電極は、対応するデータバスライン7に接続されている。ゲートバスライン5が、対応するTFT10のゲート電極を兼ねる。

【0014】データバスライン7とTFT10とを層間絶縁膜が覆う。2本のゲートバスライン5と2本のデータバスライン7とに囲まれた領域内に、画素電極12が配置されている。画素電極12は、対応するTFT10のソース領域に接続されている。

【0015】容量バスライン6から分岐した補助容量支線14が、画素電極12の縁に沿って延在している。容量バスライン6及び補助容量支線14は、画素電極12との間で補助容量を形成する。容量バスライン6の電位は固定されている。

【0016】データバスライン7の電位が変動すると、浮遊容量に起因する容量結合により画素電極12の電位が変動する。図1の構成では、画素電極12が補助容量を介して容量バスライン6に接続されているため、画素電極12の電位変動を低減することができる。

【0017】TFTが形成されたガラス基板1及び対向

基板の対向面上に、それぞれ列方向に延在するジグザグパターンに沿って第1の突起パターン16及び第2の突起パターン18が形成されている。図1では、第1の突起パターン16と第2の突起パターン18とを区別するために、第1の突起パターン16にハッチを付している。第1の突起パターン16は行方向に等間隔で配列し、その折れ曲がり点は、ゲートバスライン5及び容量バスライン6の上に位置する。第2の突起パターン18は、第1の突起パターン16とほぼ同様のパターンを有し、相互に隣り合う2本の第1の突起パターン16のほぼ中央に配置されている。

【0018】図1の下方の端子領域3内に、データバスライン7の各々に対応してデータ端子20が配置され、左方の端子領域3内に、ゲートバスライン5の各々に対応してゲート端子21が配置されている。各データ端子20は、コンタクトホール24を経由して対応するデータバスライン7に接続されている。各ゲート端子21は、コンタクトホール25を経由して対応するゲートバスライン5に接続されている。ゲートバスライン5及びデータバスライン7は、それぞれゲート端子21及びデータ端子20を介して外部の駆動回路に接続される。

【0019】データ端子20のほぼ中央を行方向に横切るように、保護膜26が配置されている。保護膜26は、データ端子20の上面のうち、ガラス基板1の外周側の端部近傍の領域を被覆しない。

【0020】図2を参照して、第1及び第2の突起パターン16及び18の機能について説明する。

【0021】図2（A）は、電圧無印加状態における液晶表示装置の断面図を示す。ガラス基板1の対向面上に、第1の突起パターン16が形成され、対向基板36の対向面上に第2の突起パターン18が形成されている。TFTが形成されたガラス基板1及び対向基板36の対向面上に、突起パターン16及び18を覆うように、垂直配向膜28が形成されている。TFTが形成されたガラス基板1と対向基板36との間に、液晶分子30を含む液晶材料29が挟持されている。液晶分子30は、負の誘電率異方性を有する。ガラス基板1及び対向基板36の外側に、それぞれ偏光板31及び32がクロスニコル配置されている。

【0022】電圧無印加時には、液晶分子30は基板表面に対して垂直に配向する。第1及び第2の突起パターン16及び18の斜面上の液晶分子30aは、その斜面に対して垂直に配向しようとする。このため、第1及び第2の突起パターン16及び18の斜面上の液晶分子30aは、基板表面に対して斜めに配向する。しかし、画素内の広い領域で液晶分子30が垂直に配向するため、良好な黒表示状態が得られる。

【0023】図2（B）は、液晶分子30が斜めになる程度の電圧を印加した状態、すなわち中間調表示状態における断面図を示す。図2（A）に示すように、予め傾

斜している液晶分子30aは、その傾斜方向により大きく傾く。その周囲の液晶分子30も、液晶分子30aの傾斜に影響を受けて同一方向に傾斜する。このため、第1の突起パターン16と第2の突起パターン18との間の液晶分子30は、その長軸（ディレクタ）が図の左下から右上に向かう直線に沿うように配列する。第1の突起パターン16よりも左側の液晶分子30及び第2の突起パターン18よりも右側の液晶分子30は、その長軸が図の右下から左上に向かう直線に沿うように配列する。

【0024】このように、1画素内に、液晶分子の傾斜方向の揃ったドメインが、複数個画定される。第1及び第2の突起パターン16及び18が、ドメインの境界を画定する。第1及び第2の突起パターン16及び18を、基板面内に関して相互に平行に配置することにより、2種類のドメインを形成することができる。図1では、第1及び第2の突起パターン16及び18が折れ曲がっているため、合計4種類のドメインが形成される。1画素内に複数のドメインが形成されることにより、中間調表示状態における視角特性を改善することができる。

【0025】図3は、図1の液晶表示装置の断面図を示す。図3の中央の破断部よりも右側及び左側の図は、それぞれ図1の一点鎖線A-A及び一点鎖線B-Bにおける断面図に相当する。TFT基板35と対向基板36とが、相互にある間隙を隔てて平行に配置されている。

【0026】まず、TFT基板35の構成について説明する。ガラス基板1の対向面上に、ゲートバスライン5が形成されている。ゲートバスライン5は、厚さ100nmのAl膜と厚さ50nmのTi膜との2層構造を有する。ゲートバスライン5を覆うように、ガラス基板1の上にゲート絶縁膜40が形成されている。ゲート絶縁膜40は、厚さ400nmのSiN膜である。

【0027】ゲート絶縁膜40の表面上に、ゲートバスライン5を跨ぐように活性領域41が形成されている。活性領域41は、厚さ30nmのノンドーパアモルファスSi膜である。活性領域41の表面のうち、ゲートバスライン5の上方の領域上にチャネル保護膜42が形成されている。チャネル保護膜42は、厚さ140nmのSiN膜である。チャネル保護膜42は、図1においてTFT10のチャネル領域を覆うようにパターンニングされている。

【0028】活性領域41の上面のうち、チャネル保護膜42の両側の領域上に、それぞれソース電極44及びドレイン電極46が形成されている。ソース電極44及びドレイン電極46は、共に厚さ30nmのn<sup>+</sup>型アモルファスSi膜、厚さ20nmのTi膜、厚さ75nmのAl膜、及び厚さ80nmのTi膜がこの順番に積層された積層構造を有する。ゲートバスライン5、ゲート絶縁膜40、活性領域41、ソース電極44、及びドレ

イン電極46によりTFT10が構成される。

【0029】端子領域3においては、ゲート絶縁膜40の上にデータバスライン7の端部が配置されている。データバスライン7は、画像表示領域2内に形成されたドレイン電極46と同一の積層構造を有する。なお、データバスライン7の下に、活性領域41と同時に形成されるアモルファスSi膜が残る。TFT10、及びデータバスライン7を覆うように、ゲート絶縁膜40の上に絶縁膜48が形成されている。絶縁膜48は、厚さ330nmのSiN膜である。

【0030】絶縁膜48の上に、画素電極12が形成されている。画素電極12は、厚さ70nmのインジウム錫オキシド（ITO）膜であり、絶縁膜48を貫通するコンタクトホール50を経由してソース電極44に接続されている。

【0031】画素電極12及び絶縁膜48の上に、第1の突起パターン16が形成されている。第1の突起パターン16は、フォトリソストにより形成される。画像表示領域2内の最上層を配向膜28が覆っている。

【0032】端子領域3においては、絶縁膜48の上にデータ端子20が形成されている。データ端子20は、画素電極12と同時に成膜されパターンニングされる。データ端子20は、絶縁膜48を貫通するコンタクトホール24を経由してデータバスライン7に接続されている。データ端子20の上面の一部を、保護膜26が覆っている。データ端子20の上面のうち、ガラス基板1の外周側の一部の領域は露出している。

【0033】次に、対向基板36の構成について説明する。ガラス基板27の対向面の所定の領域上にCr等からなる遮光膜52が形成されている。遮光膜52を覆うように、ガラス基板27の対向面上にITOからなる共通電極54が形成されている。画像表示領域2内の共通電極54の表面を、配向膜28が覆う。端子領域3においては、共通電極54が露出している。

【0034】対向基板36は、その周辺部において接着剤56によりTFT基板35に固着されている。TFT基板35と対向基板36との間の間隙が、接着剤56により封止されている。TFT基板35と対向基板36との間の間隙内に、液晶材料29が充填されている。液晶材料29は、負の誘電率異方性を有する。接着剤56は、保護膜26よりも内側の領域においてTFT基板35に固着される。なお、接着剤56が保護膜26に接触するような配置としてもよい。

【0035】次に、TFT基板35と対向基板36との貼り合わせ方法について説明する。対向基板36をTFT基板35に固着させる際には、基板法線方向から見たとき、対向基板36の緑がTFT基板35の対応する緑にはば重なるように配置する。固着後、対向基板36の周辺部分36aを切り落とす。

【0036】基板法線方向から見たとき、周辺部分36

10

20

30

40

50

aを切り落とした後の対向基板36の縁は、保護膜26の内部を通過する。このため、対向基板36をスクライプする際に、TFT基板35側のデータ端子20にキズ等が発生することを抑制できる。これにより、データ端子20の導通不良の発生を抑制し、歩留りの向上を図ることが可能になる。また、共通電極54の切り屑等に起因するデータ端子20同士の短絡を防止することができる。

【0037】次に、図4～図6を参照して、図3に示すTFT基板35の作製方法を説明する。

【0038】図4(A)に示す状態までの工程を説明する。ガラス基板1の表面上に、厚さ100nmのAl膜と厚さ50nmのTi膜とを順番に形成する。これらの膜の形成は、スパッタリングにより行うことができる。フォトリソグラフィ技術を用い、Al膜とTi膜との2層をパターンニングし、ゲートバスライン5を残す。Al膜とTi膜のエッチングは、BCl<sub>3</sub>とCl<sub>2</sub>との混合ガスを用いた反応性イオンエッチング(RIE)により行う。

【0039】図4(B)に示す状態までの工程を説明する。ゲートバスライン5を覆うように、ガラス基板1の上にSiNからなる厚さ400nmのゲート絶縁膜40を形成する。ゲート絶縁膜40の上に厚さ30nmのノンドープアモルファスSi膜41aを形成する。ゲート絶縁膜40及びアモルファスSi膜41aの形成は、例えばプラズマ励起型化学気相成長(PECVD)により行う。

【0040】アモルファスSi膜41aの上に、厚さ140nmのSiN膜を、PECVDにより形成する。このSiN膜をフォトリソグラフィ技術を用いてパターンニングし、チャネル保護膜42を残す。ゲートバスライン5をフォトマスクとして用い、ガラス基板1の背面から露光することにより、レジストパターンの、図1の行方向に平行な縁を画定することができる。図1の列方向に平行な縁は、通常のフォトマスクを用いて露光することにより画定する。SiN膜のエッチングは、緩衝弗酸系のエッチャントを用いたウェットエッチング、またはフッ素系ガスを用いたRIEにより行うことができる。

【0041】図5(C)に示す状態までの工程を説明する。チャネル保護膜42を覆うように、基板の全面上にPECVDにより、厚さ30nmのn<sup>+</sup>型アモルファスSi膜を形成する。このn<sup>+</sup>型アモルファスSi膜の上に、スパッタリングにより厚さ20nmのTi膜、厚さ75nmのAl膜、及び厚さ80nmのTi膜を順番に形成する。この最上層のTi膜からノンドープアモルファスSi膜41aまでをパターンニングする。これらの膜のエッチングは、BCl<sub>3</sub>とCl<sub>2</sub>との混合ガスを用いたRIEにより行う。このとき、ゲートバスライン5の上方の領域においては、チャネル保護膜42がエッチング停止層として機能する。

【0042】ゲート絶縁膜40の上に、ゲートバスライン5を跨ぐように、ノンドープアモルファスSiからなる活性領域41が残る。また、活性領域41の上面の、保護膜42の両側の領域上に、それぞれソース電極44及びドレイン電極46が残る。端子領域上には、データバスライン7が残る。

【0043】図5(D)に示す状態までの工程を説明する。基板の全面上に、PECVDによりSiNからなる厚さ330nmの絶縁膜48を形成する。絶縁膜48に、ソース電極44の上面の一部を露出させるコンタクトホール50を形成する。同時に、データバスライン7の端部近傍の上面の一部を露出させるコンタクトホール24を形成する。

【0044】図6(E)に示す状態までの工程を説明する。基板の全面上に、厚さ70nmのITO膜を形成する。ITO膜の形成は、例えばDCマグネトロンスパッタリングにより行う。このITO膜をパターンニングし、画素電極12及びデータ端子20を残す。ITO膜のエッチングは、しょう酸系のエッチャントを用いたウェットエッチングにより行う。

【0045】図6(F)に示す状態までの工程を説明する。基板の全面上にレジスト膜を形成し、このレジスト膜をパターンニングする。これにより、画像表示領域上に第1の突起パターン16を残し、端子領域上に保護膜26を残す。次に、画像表示領域上に配向膜28を形成する。

【0046】上記第1の実施例による方法では、図6(F)に示す工程において、保護膜26の形成を、第1の突起パターン16の形成と同時に進行。このため、工程数の増加を伴うことなく保護膜26を形成することができる。

【0047】また、保護膜26を用いて、製品種別、製品番号、もしくはロット番号等の識別標識を形成することも可能である。例えば、画像表示領域以外の領域に、文字、バーコード、モザイク状の2次元バーコード等を形成することができる。

【0048】次に、第2の実施例による液晶表示装置の製造方法について、第1の実施例による製造方法との相違点に着目して説明する。

【0049】図4(A)に示す工程において、ゲートバスライン5をNdを2モル%含有するAlNd合金で形成する。第1の実施例で用いたAlとTiとの積層構造とする場合に比べて、配線抵抗を低減することができる。

【0050】図5(C)に示す工程において、ソース電極44、ドレイン電極46、及びデータバスライン7を、厚さ30nmのn<sup>+</sup>型アモルファスシリコン膜、厚さ20nmのTi膜、及び厚さ300nmのAl膜の3層構造とする。第1の実施例のように、n<sup>+</sup>型アモルファスシリコン膜、Ti膜、Al膜、Ti膜の4層構造と



## 11

する場合に比べて、A1膜を厚くすることができる。このため、データバスライン7の配線抵抗を低減することができる。なお、RIEにより厚いA1膜をエッチングすると、レジスト焦げ等が発生する場合がある。このような場合には、A1膜をウェットエッチングすることが好ましい。

【0051】第2の実施例では、ソース電極44の最上層がA1膜であるため、ITO膜と良好な電氣的接続を得ることができない。このため、以下の工程は、第1の実施例の場合と異なる。

【0052】図7(A)に示すように、基板の全面上にSiNからなる厚さ330nmの絶縁膜48を形成する。なお、後にテーパー形状のコンタクトホールを形成するために、上層部分のエッチング速度が下層部分のエッチング速度よりも速くなるような条件で成膜することが好ましい。

【0053】絶縁膜48の上にITO膜を形成し、このITO膜をパターニングして、画素電極12及びデータ端子の外部接続部20aを残す。

【0054】図7(B)に示すように、絶縁膜48に、ソース電極44の上面の一部を露出させるコンタクトホール50、及びデータバスライン7の上面の一部を露出させるコンタクトホール24を形成する。基板の全面上に、厚さ20nmのTi膜を形成し、その上にフォトリソレジスト膜を形成する。フォトリソレジスト膜をパターニングし、レジストパターン60、61、及び62を残す。

【0055】レジストパターン60は、図1の第1の突起パターン16に整合したパターンを有する。図1では、1本の第1の突起パターン16が複数の画素電極12の上を通過している。しかし、第2の実施例の場合には、相互に隣り合う画素電極12同士がレジストパターン60を経由して接続されないように、隣接する2つの画素電極12の間の領域においてレジストパターン60を分断させる。

【0056】レジストパターン61は、コンタクトホール50の上方の領域から画素電極12の端部までを連続的に覆う。レジストパターン62は、コンタクトホール24の上方の領域から外部接続部20aの上方の一部の領域までを連続的に覆う。

【0057】これらのレジストパターン60、61、及び62をマスクとして、その下のTi膜をエッチングする。レジストパターン60と、その下に残ったTi膜65により第1の突起パターン16が形成される。レジストパターン61の下に残ったTi膜66により、画素電極12がソース電極44に電氣的に接続される。レジストパターン62の下に残ったTi膜67により、外部接続部20aがデータバスライン7に電氣的に接続される。Ti膜67からなる内部接続部20bと、外部接続部20aとにより、データ端子20が構成される。画像表示領域上を配向膜28で覆う。

## 12

【0058】第2の実施例における第1の突起パターン16は、その下層部分に導電性のTi膜65を有する。しかし、相互に隣接する画素電極12の間で第1の突起パターン16が分断されているため、画素電極12同士の短絡が生ずることはない。

【0059】第2の実施例では、ITOからなる画素電極12がソース電極44の最上層のA1膜に直接接触せず、Ti膜66を介して接続される。このため、両者間の良好な電氣的接続を確保することができる。

10 【0060】また、データ端子20の内部接続部20bを覆うレジストパターン62が、図3に示す第1の実施例の保護膜26と同様の機能を果たす。このため、対向基板の周辺部分を切り落とす際にデータ端子20が保護され、データ端子20の導通不良の発生を抑制することができる。また、第1の実施例の場合と同様に、レジストパターン62を用いて、製品種別、製品番号、もしくはロット番号等の識別標識を形成することも可能である。

【0061】以上実施例に沿って本発明を説明したが、本発明はこれらに制限されるものではない。例えば、種々の変更、改良、組み合わせ等が可能なことは当業者に自明であろう。

【0062】

【発明の効果】以上説明したように、本発明によれば、外部端子の一部分を保護膜で覆っているため、外部端子を形成した後の工程における外部端子の損傷等を軽減することができる。これにより、外部端子の導通不良の発生を抑制し、製品の歩留り向上を図ることができる。

【図面の簡単な説明】

30 【図1】本発明の第1の実施例による液晶表示装置の平面図である。

【図2】突起パターンの効果を説明するための、液晶表示装置の断面図である。

【図3】第1の実施例による液晶表示装置の断面図である。

【図4】第1の実施例による液晶表示装置のTFT基板の製造方法を説明するための基板の断面図(その1)である。

【図5】第1の実施例による液晶表示装置のTFT基板の製造方法を説明するための基板の断面図(その2)である。

【図6】第1の実施例による液晶表示装置のTFT基板の製造方法を説明するための基板の断面図(その3)である。

【図7】第2の実施例による液晶表示装置のTFT基板の製造方法を説明するための基板の断面図である。

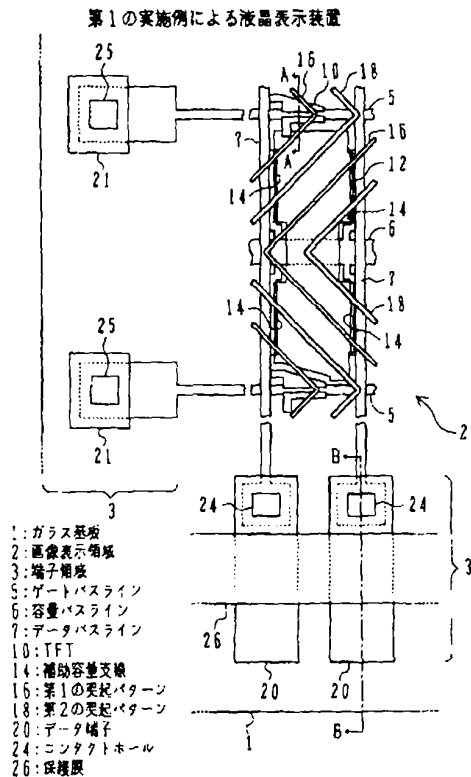
【図8】従来の液晶表示装置の外部端子部分の断面図である。

【符号の説明】

50 1、27 ガラス基板

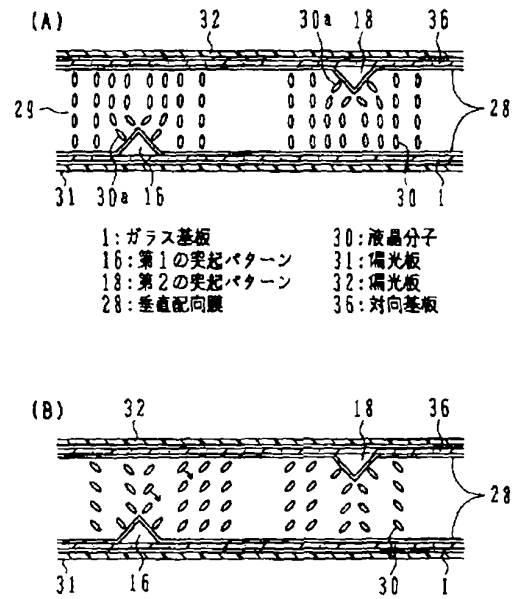
- 2 画像表示領域
- 3 端子領域
- 5 ゲートバスライン
- 6 容量バスライン
- 7 データバスライン
- 10 TFT
- 12 画素電極
- 14 補助容量支線
- 16 第1の突起パターン
- 18 第2の突起パターン
- 20 データ端子
- 20a 外部接続部
- 20b 内部接続部
- 21 ゲート端子
- 24、25、50 コンタクトホール
- 26 保護膜

【図1】



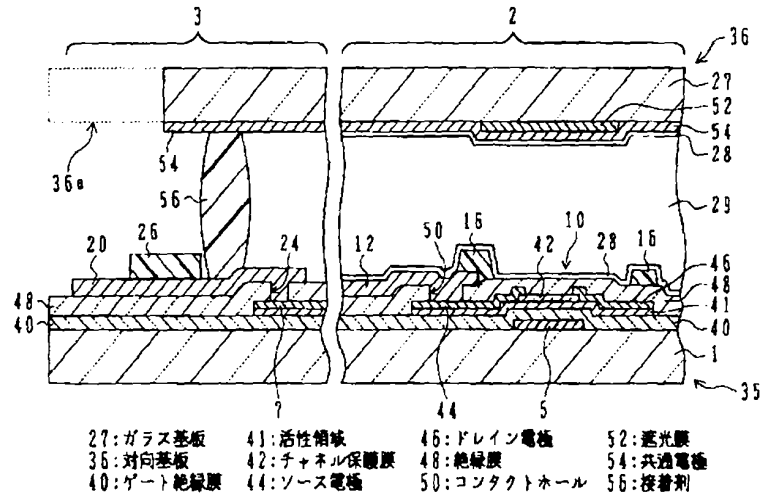
- 28 垂直配向膜
- 29 液晶材料
- 30 液晶分子
- 31、32 偏光板
- 35 TFT基板
- 36 対向基板
- 40 ゲート絶縁膜
- 41 活性領域
- 42 チャンネル保護膜
- 10 44 ソース電極
- 46 ドレイン電極
- 48 絶縁膜
- 52 遮光膜
- 60、61、62 レジストパターン
- 65、66、67 Ti膜

【図2】



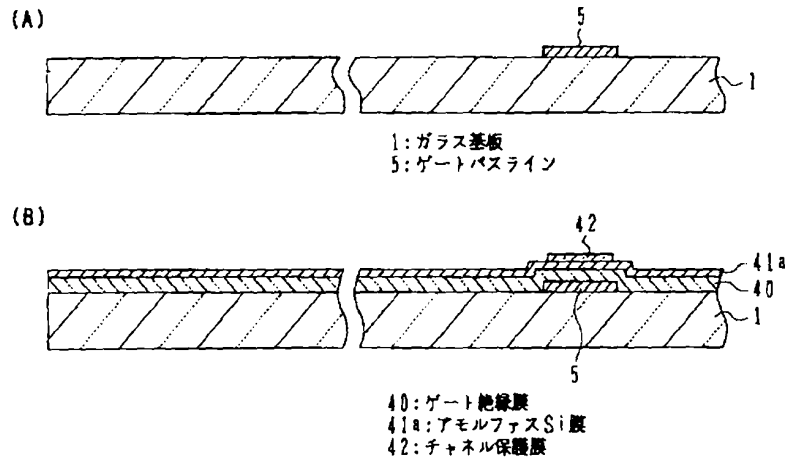
【図3】

第1の実施例による液晶表示装置



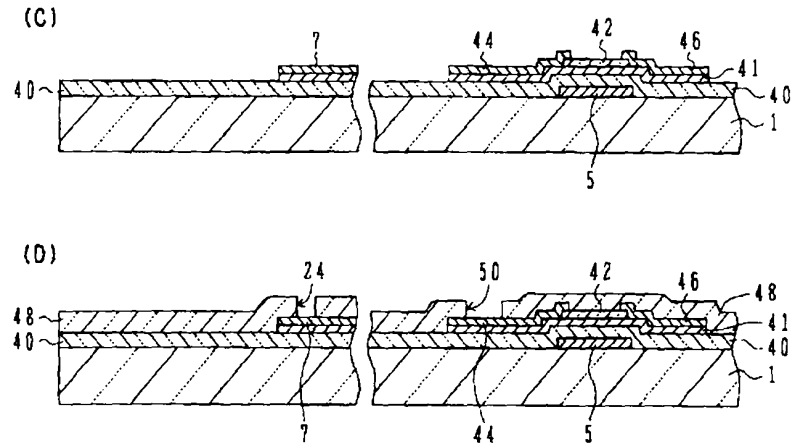
【図4】

第1の実施例の製造方法（その1）



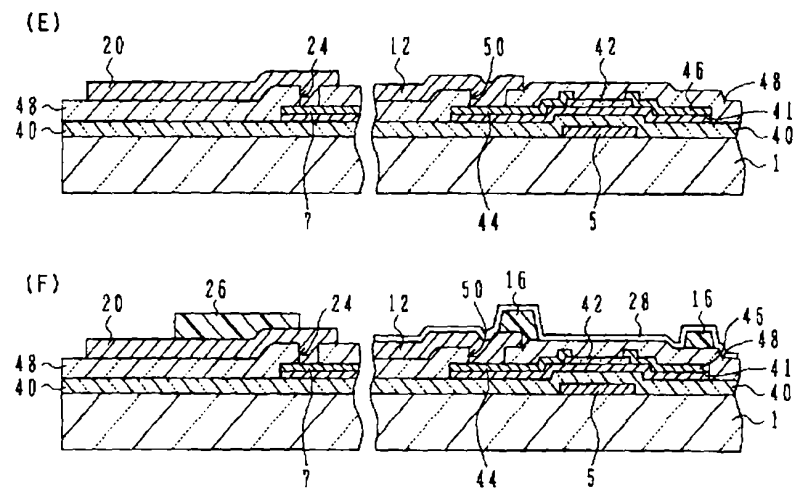
【図5】

## 第1の実施例の製造方法（その2）



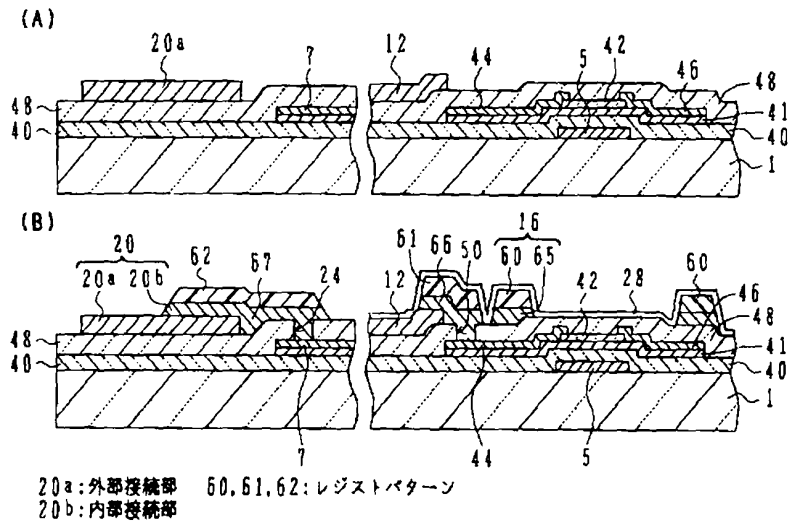
【図6】

## 第1の実施例の製造方法（その3）



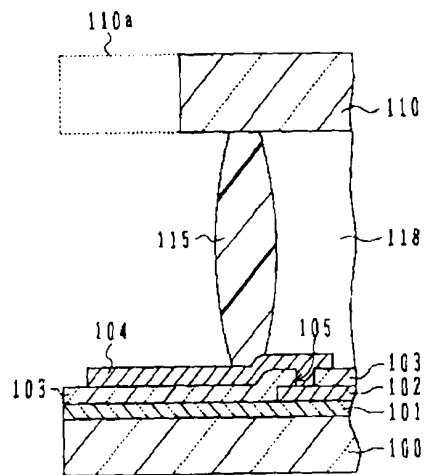
【図7】

## 第2の実施例



【図8】

## 従来例



- |               |              |
|---------------|--------------|
| 100:ガラス基板     | 105:コンタクトホール |
| 101:ゲート絶縁膜    | 110:対向基板     |
| 102:ドレインパサライン | 115:接着剤      |
| 103:絶縁膜       | 118:液晶材料     |
| 104:外部端子      |              |

フロントページの続き

Fターム(参考) 2H091 FA35Y FB06 FC02 FC26  
FD04 FD22 GA13 HA18 KA05  
LA19  
2H092 JA26 JA29 JA35 JA38 JA39  
JA40 JA42 JA44 JB13 JB23  
JB32 JB33 JB38 JB51 JB57  
JB63 JB69 KA05 KA07 KA12  
KA16 KA18 KB14 MA05 MA08  
MA14 MA15 MA16 MA18 MA19  
MA20 MA23 MA27 MA31 MA35  
MA37 MA41 NA15 NA25 NA27  
PA06 QA18